

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-176440

(43)Date of publication of application : 21.06.2002

(51)Int. CI.

H04L 12/56

H04L 29/06

(21)Application number : 2000-373732 (71)Applicant : FUJITSU LTD

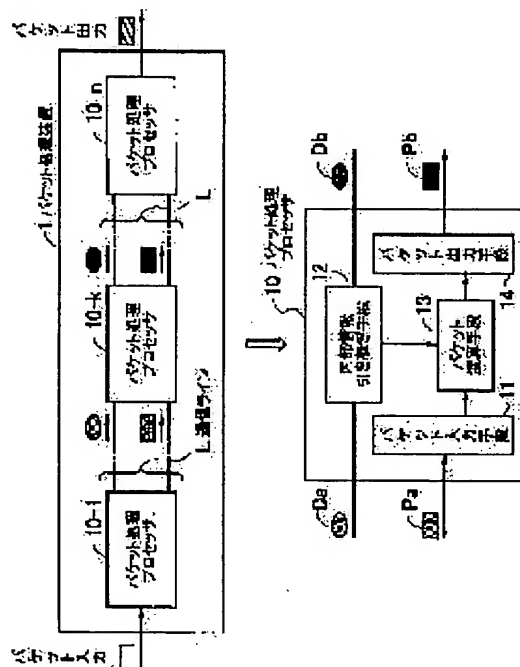
(22)Date of filing : 08.12.2000 (72)Inventor : TSURUOKA TETSUAKI
KOJIMA YUJI

(54) PACKET PROCESSING UNIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a packet processing unit that can suppress overhead so as to attain high-speed processing for packets.

SOLUTION: A packet input means 11 receives packets. An internal information takeover means 12 conducts takeover control by using information inside of a processor for internal information. A packet arithmetic means 13 applies arithmetic processing to the received packets on the basis of the internal information. A packet output means 14 outputs the packets after being subjected to the arithmetic operation. A communication line L interconnects packet processing processors 10-1, 10-k and 10-n in series.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's
decision of rejection][Kind of final disposal of application
other than the examiner's decision of
rejection or application converted
registration][Date of final disposal for
application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-176440

(P2002-176440A)

(43) 公開日 平成14年6月21日 (2002.6.21)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 4 L 12/56		H 0 4 L 11/20	1 0 2 Z 5 K 0 3 0
29/06		13/00	3 0 5 B 5 K 0 3 4

審査請求 未請求 請求項の数 7 O L (全 10 頁)

(21) 出願番号 特願2000-373732 (P2000-373732)

(22) 出願日 平成12年12月8日 (2000.12.8)

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番1号

(72) 発明者 鶴岡 哲明

神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

(72) 発明者 小島 祐治

神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

(74) 代理人 100092152

弁理士 服部 毅巖

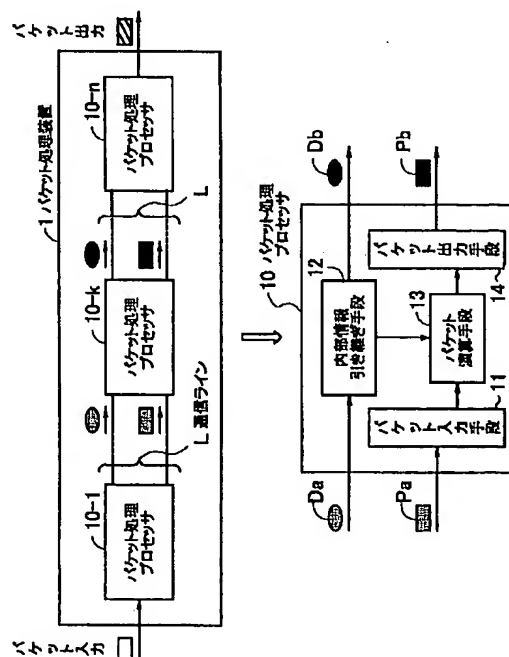
Fターム(参考) 5K030 GA03 HA08 HD03 JL06 LE03
5K034 AA02 BB06 MM39

(54) 【発明の名称】 バケット処理装置

(57) 【要約】

【課題】 オーバヘッドを抑制し、バケットの高速処理を行う。

【解決手段】 バケット入力手段11は、バケットを入力する。内部情報引き継ぎ手段12は、プロセッサ内部の情報を内部情報として引き継ぎ制御する。バケット演算手段13は、内部情報にもとづいて、入力したバケットを演算処理する。バケット出力手段14は、演算後のバケットを出力する。通信ラインLは、バケット処理プロセッサ10-1~10-k~10-nを直列接続する。



【特許請求の範囲】

【請求項 1】 バケットの処理を行うバケット処理装置において、

バケットを入力するバケット入力手段と、プロセッサ内部の情報を内部情報として引き継ぎ制御する内部情報引き継ぎ手段と、前記内部情報にもとづいて、入力したバケットを演算処理するバケット演算手段と、演算後のバケットを出力するバケット出力手段と、から構成される複数のバケット処理プロセッサと、

前記バケット処理プロセッサを直列接続する通信ラインと、

を有することを特徴とするバケット処理装置。

【請求項 2】 前記内部情報引き継ぎ手段は、前記内部情報として、状態フラグの値を引き継ぐことを特徴とする請求項 1 記載のバケット処理装置。

【請求項 3】 前記内部情報引き継ぎ手段は、前記内部情報として、バケット処理プログラムを格納するプログラムバンクの番地情報を引き継ぐことを特徴とする請求項 1 記載のバケット処理装置。

【請求項 4】 前記内部情報引き継ぎ手段は、前記内部情報として、ローカルレジスタに格納された演算結果を引き継ぐことを特徴とする請求項 1 記載のバケット処理装置。

【請求項 5】 前記内部情報引き継ぎ手段は、前記内部情報の引き継ぎタイミングを設定することを特徴とする請求項 1 記載のバケット処理装置。

【請求項 6】 前記内部情報引き継ぎ手段は、前記内部情報を選択的に引き継ぐことを特徴とする請求項 1 記載のバケット処理装置。

【請求項 7】 バケットの処理を行うバケット処理プロセッサにおいて、

バケットを入力するバケット入力手段と、

プロセッサ内部の情報を内部情報として引き継ぎ制御する内部情報引き継ぎ手段と、

前記内部情報にもとづいて、入力したバケットを演算処理するバケット演算手段と、

演算後のバケットを出力するバケット出力手段と、

を有することを特徴とするバケット処理プロセッサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、バケット処理装置に関し、特に通信ネットワークに対するバケットの処理を行うバケット処理装置に関する。

【0002】

【従来の技術】近年、コンピュータや様々な情報処理機器が、ネットワークにより相互接続し、通信システムの規模は拡大している。通信システムを構築するネットワークで現在主流なのは、IP (Internet Protocol) によるネットワークである。IP は、ネットワーク層に相当するコネクションレス型のプロトコルである。

【0003】IP ネットワークにおけるバケット処理は、バケットヘッダのチェックサムの計算、宛先テーブルの検索、バケットヘッダ書き換え等のバケットを中継するのに必要な処理に加え、ネットワークにおける通信を制限するためのバケットフィルタリングの実装が求められる。

【0004】これらの処理は、専用のハードウェアで行うには煩雑であるうえ、プロトコル自体の改訂に伴う処理手順の変更もありうるため、従来ではプロセッサによってソフトウェア処理するのが一般的であった。

【0005】例えば、プロセッサとメモリをバスによって接続し、プロセッサがメモリ内に格納したプログラムのソフトウェア処理を行うことによって、バケット処理を実行する。

【0006】しかし、こうしたバケット処理では、メモリへの読み出し／書き込みといったメモリへのアクセスが生じるためにオーバヘッドが増加し、さらにメモリ自身のアクセス帯域幅の制限により、バケット処理の高速化が困難であった。

【0007】そこで、特願平 11-158514 号公報では、バケットデータを直接取り込むレジスタであるバケットアクセスレジスタをプロセッサ内に設け、このバケット処理プロセッサを、複数直列に接続している。

【0008】これにより、前段のバケット処理プロセッサのバケット処理結果出力を、次のバケット処理プロセッサのデータ入力とすることにより、1つのバケットはパイプライン処理で実行される。

【0009】このようなパイプライン処理系を構成することにより、従来のプロセッサとメモリを接続した構成よりも、効率的にバケット処理を行うことができる。

【0010】

【発明が解決しようとする課題】しかし、上記のような従来技術では、バケット入出力部を持つプロセッサを直列に接続し、バケット処理を複数に分割して実行しても、接続したプロセッサ数に見合った性能向上は望めないといった問題があった。

【0011】バケット処理を複数に分割して実行した場合、処理途中の状態を、前段側プロセッサから後段側プロセッサへと引き継ぐことが必要であるが、従来技術では、この引き継ぎ情報をパラメータの形で行っていた。したがって、前段側プロセッサでは、パラメータを生成する処理が、また後段側プロセッサでは、そのパラメータを解釈して判定する処理が必要とされていた。

【0012】例えば、バケットのプロトコルタイプに応じて、対応する処理を分ける場合、バケットヘッダを解析してプロトコルタイプを判定する処理と、特定プロトコルに対して実行すべき処理と、をそれぞれ別プロセッサに分割する。

【0013】すると、前段側プロセッサでは、プロトコル判定結果にもとづく値をパラメータに変換して後段側

へ送信し、後段側プロセッサでは、そのパラメータを自身が処理対象とするプロトコルを示しているか否かを比較判定する処理が発生する。

【0014】このような処理オーバーヘッドは、所要スループットが高くなれば、高くなるほど厳しくなる。例えば、処理が5ステップとしたとき、各プロセッサの許容処理時間が命令ステップ数換算で100ステップである場合は、オーバーヘッドは5%に過ぎないが、許容処理時間が10ステップになると50%に達し、さらに高いスループットを求められる場合は、事実上オーバーヘッドとなる処理が大半になってしまう。

【0015】したがって、処理プロセッサをパイプライン構成に配備し、実行すべき処理を複数の処理ステージに分割して、1プロセッサあたりの処理量を抑制しようとしても、従来技術のように、プロセッサ間での情報のやりとりをパラメータという一般化した形で行っていると、上述のようにオーバーヘッドが増加してしまう。

【0016】本発明はこのような点に鑑みてなされたものであり、オーバーヘッドを抑制し、バケットの高速処理を可能にしたバケット処理装置を提供することを目的とする。

【0017】

【課題を解決するための手段】本発明では上記課題を解決するために、図1に示すような、バケットの処理を行うバケット処理装置1において、バケットを入力するバケット入力手段11と、プロセッサ内部の情報を内部情報として引き継ぎ制御する内部情報引き継ぎ手段12と、内部情報にもとづいて、入力したバケットを演算処理するバケット演算手段13と、演算後のバケットを出力するバケット出力手段14と、から構成される複数のバケット処理プロセッサ10-1~10-k~10-nと、バケット処理プロセッサ10-1~10-k~10-nを直列接続する通信ライン1と、を有することを特徴とするバケット処理装置1が提供される。

【0018】ここで、バケット入力手段11は、バケットを入力する。内部情報引き継ぎ手段12は、プロセッサ内部の情報を内部情報として引き継ぎ制御する。バケット演算手段13は、内部情報にもとづいて、入力したバケットを演算処理する。バケット出力手段14は、演算後のバケットを出力する。通信ライン1は、バケット処理プロセッサ10-1~10-k~10-nを直列接続する。

【0019】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照して説明する。図1は本発明のバケット処理装置の原理図である。バケット処理装置1は、バケット処理プロセッサ10-1~10-k~10-nを含み、バケット処理プロセッサ10-1~10-k~10-nは、通信ライン1で直列（縦列）接続して、パイプライン処理構成をとる。

【0020】バケット処理プロセッサ10-1~10-k~10-n（総称する場合は、バケット処理プロセッサ10）に対し、バケット入力手段11は、バケットを入力する。

【0021】内部情報引き継ぎ手段12は、プロセッサ内部の情報を内部情報として引き継ぎ制御する。すなわち、前段側のバケット処理プロセッサから送信された内部情報を受信して引き継ぎ、また自己のプロセッサの内部情報を後段側のバケット処理プロセッサへ送信する。

10 【0022】なお、ここでの内部情報とは、従来技術のような、内部状態を一旦変換して生成したパラメータではなく、バケット処理プロセッサの内部実行状態そのままを示す情報のことである。本発明ではこのような内部情報をプロセッサ間で引き継ぐため、パラメータの生成処理やパラメータの解釈判定処理等が不要となり、オーバーヘッドを削減することができる。

【0023】バケット演算手段13は、前段側から送信された内部情報にもとづいて、入力したバケットを演算処理する。バケット出力手段14は、演算後のバケット

20 【0024】なお、図中、内部情報Daは、前段側から送信された内部情報である。内部情報Dbは、後段側へ送信する、バケット処理プロセッサ10の内部実行状態を示す内部情報である。バケットPaは、前段側で処理されたバケットである。バケットPbは、後段側へ送信する、バケット処理プロセッサ10で処理されたバケットである。

【0025】次に本発明のバケット処理装置1を搭載する装置例としてスイッチング・ルータについて説明する。図2はスイッチング・ルータの構成を示す図である。スイッチング・ルータ100は、複数のラインカードと、スイッチ部120とを含み、これらはアプリケーション・インタフェースを通じてソフトウェアからの動作設定を受ける。

【0026】ラインカード110に対し、物理リンクから受信したデータは、レシーバ111bでデータストリームに変換され、フレーム112を通じてバケットとして抽出される。

【0027】バケット・クラシファイ部113は、抽出されたバケットに対し、中継先判定等のバケット・クラシファイ処理を行う。また、宛先や必要な品質制御を決定し、スイッチ・インタフェース部114を介し、スイッチ部120へとバケットを引き渡す。スイッチ部120は、バケット・クラシファイ処理によって指定された出力先に、バケットを中継する。

【0028】一方、スイッチ部120からスイッチ・インタフェース部114を介し、バケットの中継を受けたラインカード110は、バケット・クラシファイの結果にもとづき、定められたキュー115のバケットをフレミング処理及び物理レイヤによる物理リンクに応じた

形式に変換して、フレーム 112、ドライバ 111a を介して物理リンクへ送出する。

【0029】このスイッチング・ルータ 100 に対する本発明のバケット処理装置 1 の機能は、バケット・クラシファイ部 113 に用いられている。そして、ここでバケットのプロトコル種別を判定し、バケットヘッダにもとづき、宛先を判定し、スイッチ・インタフェース部 114、スイッチ部 120 に対し、どこへ中継するかの情報をバケットとともに通知し、またバケットの内容に応じて適用品質制御を決定する。

【0030】次に本発明のバケット処理装置 1 の動作（第 1 の実施の形態とする）についてさらに詳しく説明する。図 3 は 3 段構成のバケット処理プロセッサを含むバケット処理装置の構成を示す図である。

【0031】バケット処理装置 1a は、バケット処理プロセッサ（以下、単にプロセッサと呼ぶ）10a～10c を含み、各プロセッサはバケット入力手段 11a～11c にバケットが到着するタイミングに同期して処理プログラムを起動する。図では、バケットの到着タイミングを別信号（バケット到着タイミング T0～T3）として伝達している。

【0032】そして、時間の経過（内部クロックのサイクル経過）にしたがって、各プロセッサ個別に持つプログラム（またはマイクロコード）16a～16c にもとづいて処理を実行する。個々のプロセッサは、処理スループットによって決まる許容処理時間（例えば、4 サイクル）分の処理を実行すると、そのバケットに対するプログラム処理を終了する。

【0033】入力されたバケットは、プロセッサ内部のシフトレジスタ構造のバケットアクセスレジスタ 15a～15c を経て、バケット出力手段 14a～14c へと順次送られる。また、バケット出力タイミングにあわせ、バケット到着タイミングも次段へと出力する。

【0034】このとき、バケット到着タイミングを次段のプロセッサに引き渡すタイミングで、内部情報引き継ぎ手段 12a～12c は前段側プロセッサの内部情報を、バケット処理終了時に、後段側プロセッサに引き渡す。後段側プロセッサは、その内部情報をバケット到着タイミングと同期して自身に取り込む。

【0035】すると、実際には、後段側プロセッサは、バケット処理を新規に開始しているにもかかわらず、前段のプロセッサの実行情報を引き継いでいるため、前段側プロセッサの処理をそのまま継続するのと同様な処理が行える。

【0036】次に上記の内容について、図に示す 3 段構成のバケット処理系の例にもとづいて説明する。1 段目のプロセッサ 10a は、入力されたバケットデータ Pin をバケット入力手段 11a で受け取る。そして、バケット先頭を示すバケット到着タイミング T0 に同期して、自身が実行する処理プログラムを起動する。

【0037】このとき、プロセッサ 10a は、最初のプロセッサであるため、前段のプロセッサから引き継ぐ内部状態は存在しない。バケットデータ Pin は、プロセッサ 10a 内部のバケットアクセスレジスタ 15a を経て、一定のレイテンシで順次バケット出力手段 14a へと送られていく。この間にバケット演算手段 13a は、プログラム 16a によるバケット処理を実行し、処理スループットによって決まる許容処理時間内の処理を実行して、そのバケットに対するプログラム処理を終了する。

【0038】そして、バケット出力手段 14a は、プロセッサ 10a で処理したバケット P1 及びバケット到着タイミング T1 をプロセッサ 10b へと出力する。このとき、内部情報引き継ぎ手段 12a は、プロセッサ 10a 自身の内部状態を示す内部情報 D1 を出力する。

【0039】2 段目のプロセッサ 10b に対し、プロセッサ 10a のバケット出力手段 14a からの出力を、バケット入力手段 11b で受信し、バケット到着タイミング信号 T1 に同期して、自身が実行する処理プログラムを起動する。

【0040】この起動に先立ち、プロセッサ 10b はプロセッサ 10a が出力する内部情報 D1 を取り込み、自身の内部状態とする。プロセッサ 10b 内でバケットデータ P1 は、バケットアクセスレジスタ 15b を通じて、一定のレイテンシでバケット出力手段 14b へと送られていく。この間にバケット演算手段 13b は、プログラム 16b によるバケット処理を実行し、処理スループットによって決まる許容処理時間内の処理を実行して、そのバケットに対するプログラム処理を終了する。

【0041】そして、バケット出力手段 14b は、プロセッサ 10b で処理したバケット P2 及びバケット到着タイミング T2 をプロセッサ 10c へと出力する。このとき、内部情報引き継ぎ手段 12b は、プロセッサ 10b 自身の内部状態を示す内部情報 D2 を出力する。

【0042】3 段目のプロセッサ 10c に対し、プロセッサ 10b のバケット出力手段 14b からの出力を、バケット入力手段 11c で受信し、バケット到着タイミング T2 に同期して自身が実行する処理プログラムを起動する。

【0043】この起動に先立ち、プロセッサ 10c はプロセッサ 10b が出力する内部情報 D2 を取り込み、自身の内部状態とする。プロセッサ 10c 内でバケットデータ P2 は、バケットアクセスレジスタ 15c を通じて、一定のレイテンシでバケット出力手段 14c へと送られていく。この間にバケット演算手段 13c は、プログラム 16c によるバケット処理を実行し、処理スループットによって決まる許容処理時間内の処理を実行して、そのバケットに対するプログラム処理を終了する。

【0044】そして、バケット出力手段 14c は、プロセッサ 10c で処理したバケット Pout 及びバケット

到着タイミングT3を外部へ出力する。このとき、プロセッサ10cはバケット処理系の最終段であるため、プロセッサ10cの内部情報D3（図示せず）は出力する必要はない。

【0045】図4はバケット処理装置1aに対する内部情報の引き継ぎ動作のタイミングチャートを示す図である。プロセッサ10a～10cのそれぞれに対し、バケット到着タイミングT0～T2、入力バケットデータPin、P1、P2、内部情報D1～D3、実行命令M1～M3、出力バケットデータP1、P2、Pout、を示している。

【0046】ここで、内部情報の引き継ぎ動作について説明すると、プロセッサ10aでは、バケットデータPinを実行命令C1～C4で処理してバケットデータP1を出力する。この際、実行命令C1～C4に対応する内部状態がそれぞれS0～S3であり、内部状態S4は次段のプロセッサ10bに引き継がれる。そして、プロセッサ10bでは、バケットデータP1を引き継いだ状態からバケット処理を行う（プロセッサ10aの内部状態S4は、プロセッサ10bの内部状態S0に対応している）。以降同様である。

【0047】次に第2の実施の形態について説明する。第2の実施の形態は、プロセッサ間で引き継ぐ内部情報として、状態フラグを引き継ぐ場合である。プロセッサ10では、命令実行結果によってセット／クリアが変化し、また、その値によって命令の実行動作を変える状態フラグを備える。プロセッサ10は、各命令実行後、その実行結果を評価して、状態フラグのフラグ値を更新する。

【0048】フラグ値には、例えば、キャリーや零等があり、命令実行結果でキャリー（桁上がり）が発生したならば、プロセッサ10は、キャリーフラグを立てる。また、こうしたフラグの値に応じて命令の動作が変わるものとして条件分岐命令や条件実行命令がある。

【0049】すなわち、条件分岐は、指定したフラグ値が指定条件値を満たしていれば指定先の命令から処理を継続する。また、条件実行は、指定したフラグ値が指定条件値を満たしているときにその命令を実行し、満たしていなければその命令を実行しない（命令クロックサイクルは消費するので動作的にはノーオペレーションと等価になる）。

【0050】このような状態フラグの値を内部情報として引き継ぐことにより、例えば、前段のプロセッサにおいては、フラグ値の判定処理まで実行し、後段のプロセッサではその条件値によって異なる処理をする、という処理分担が可能となる。

【0051】次に第3の実施の形態について説明する。第3の実施の形態は、内部情報としてバンク情報を引き継ぐ場合である。図5はプログラムバンクを示す図である。プロセッサ10は、命令手順を複数のプログラムバ

ンクに分けて格納する。また、プログラムバンクの切替え処理は、命令手順中のプログラムバンク切替え命令にしたがって行う。切替え命令が実行された後は、その命令が指定する番地へ行き、その番地のプログラムから処理を開始する。このようなことを繰り返して、最終番地まで実行していく。

【0052】図では、プログラムバンクB1～B4に対し、カウンタ20で指示された番地にしたがって、命令が切り替わる様子を示している。最初、プログラムバンクB1の0番地～2番地に格納されている命令を実行し、その後、プログラムバンクB3の2番地に切り替わる。

【0053】そして、プログラムバンクB3の2番地～6番地に格納されている命令を実行し、その後、プログラムバンクB2の6番地に切り替わり、プログラムバンクB2の最終番地まで命令を実行する。

【0054】このようなプログラムバンク切替え処理に対し、1つのプロセッサが担当するバケット処理を、例えば、入力バケットフォーマットに応じて、各プロセッサ間で実行する命令を変えろといったような分岐処理に適用することができる。この場合に、プロセッサ間でプログラムバンクの番地を内部情報として引き継ぐようにすれば、効率のよいパイプライン処理が可能になる。

【0055】次に第4の実施の形態について説明する。第4の実施の形態は、内部情報として、ローカルレジスタに格納された情報を引き継ぐ場合である。プロセッサ10は、演算結果を内部で保持するためのローカルレジスタ（例えば、バケット演算手段13内に含まれる）を備えている。

【0056】例えば、バケットから特定のフィールドを取り出した値を加工する場合、バケットから特定のフィールドを抽出し加工を行い、加工結果をローカルレジスタに格納する。そして、ローカルレジスタに格納された加工結果を内部情報として、次段のプロセッサへ引き継ぎ、次段のプロセッサで再度加工の処理を実行する。

【0057】このように、ローカルレジスタに格納された情報を内部情報として、引き継ぐようにすれば、効率のよいパイプライン処理が可能になる。次に第5の実施の形態について説明する。ここまでの説明では、各プロセッサの処理が、時間軸上でオーバーラップしない例について説明したが、第5の実施の形態では、連続する2つのプロセッサについて前段側がバケットスループットで許容される処理時間を使い尽くすより前に、後段側のプロセッサでバケット処理を開始する場合である。

【0058】例として、各プロセッサ内でのバケット蓄積時間が、バケットスループットで許容される処理時間より短い場合を考える。この場合、前段側のバケット処理が完了してから後段側にその実行時のプロセッサ内部の処理状態を引き継ごうとしても、その時点では後段側でのバケット処理が開始されているため、引き継ぐこと

10

20

30

40

50

ができない。

【0059】ところが、前段側ですべての処理を完了する前であっても、後段側が処理を開始するにあたり、必要な情報がすべて用意できているなら、その内部状態を後段のバケット処理に引き継げば、その後も引き続き前段側のプロセッサがそのバケットに対し残った処理を継続できる。このとき、前段側プロセッサが、その残った処理として行えるのは、後段側プロセッサに引き継ぐべき内部状態に関与しない処理である。

【0060】第1の実施の形態では、バケット処理終了時が、内部情報の通知を行うタイミングとなっているが、第5の実施の形態では、バケット処理が終了する前に、プロセッサの内部状態を後段に通知する処理を起動するタイミングを発生する。

【0061】具体的な方法としては、例えば、各プロセッサで発生するバケットのレイテンシによって固定的に通知時期を定める方法、プログラム実行開始から何サイクル目に内部情報を後段へ出力するかを設定する方法等がある。

【0062】次に第6の実施の形態について説明する。第1～第5の実施の形態では、内部情報を各プロセッサ間で必ず引き継ぐものとした。しかし、内部状態を引き継ぐことが不都合になるケースがある。

【0063】すなわち、隣接するプロセッサ同士で実行すべき処理の関連性あるいは連続性が疎である場合に、前段の情報を引き継ぐと効率のよいバケット処理ができない。

【0064】例えば、前段側プロセッサで処理プロトコル別にプログラムバンクを使い分けており、後段側プロセッサではプロトコル非依存の処理を行う場合に、プログラムバンクの値を引き継ぐような操作を行うと、それぞれのプログラムバンクに同じプログラム命令を記述する必要が出てきて効率的ではない。

【0065】したがって、第6の実施の形態では、内部情報を引き継ぐか否かの設定を行えるようにする。これにより、処理形態に応じて最適なバケット処理が可能になる。

【0066】図6は内部情報の選択的引き継ぎ制御の構成を示す図である。この例では、プログラムバンク番地と状態フラグとを、それぞれ独立に前段から引き継ぐか否かを指定することを可能としている。

【0067】設定レジスタ131は、内部情報を引き継ぐか否かの内容を保持し、その旨をAND素子135a、135bに送信する。タイミング制御部132は、バケット到着タイミングを受信してリタイミングし、内部情報更新タイミング信号としてAND素子135a、135bに送信する。

【0068】バンク状態保持FF123、フラグ状態保持FF124は、それぞれプロセッサ内にて実行プログラムバンク値、フラグ値を保持し、プロセッサの命令実

行を制御するとともに、その実行結果によって更新される仕組みを持つ。

【0069】AND素子135aは、設定レジスタ131がバンク状態引き継ぎ許可としているときのみバンク状態保持FF123に更新タイミング信号を出力し、バンク状態保持FF123は、このタイミング信号を受信したとき、バンク状態通知入力値を取り込む。

【0070】AND素子135bは、設定レジスタ131がフラグ状態引き継ぎ許可としているときのみ、フラグ状態保持FF124に更新タイミング信号を出力し、フラグ状態保持FF124は、このタイミング信号を受信したときにフラグ状態通知入力値を取り込む。

【0071】このように、設定レジスタ131に外部から引き継ぎ有無を設定しておいて、その設定内容に応じ、バケットタイミング信号に同期した状態フリップフロップの更新を、マスクまたは許可する。このような構成で、内部情報を選択的に引き継ぐことで、より適切なバケット処理を行うことが可能になる。

【0072】以上説明したように、本発明のバケット処理装置1は、複数のプロセッサを直列配備し、内部情報の引き継ぎ制御を行って、処理内容を複数のプロセッサで分割する構成とした。

【0073】これにより、プロセッサ間処理の引き継ぎに伴うオーバーヘッドを抑制することができる。また、1プロセッサあたりの許容処理時間が少ない場合でも、本発明を適用したプロセッサの数を増やすことで、バケット処理スループットを維持したままバケット処理を行うことが可能になる。

【0074】なお、上記の第1～第6の実施の形態で内部情報を引き継ぐ場合には、内部情報すべてを引き継ぐような構成としたが、一部の情報のみを引き継ぐような構成にしてもよい。

【0075】

【発明の効果】以上説明したように、本発明のバケット処理装置は、直列接続された複数のバケット処理プロセッサ間で、プロセッサ内部の情報を内部情報として引き継いで、バケットの演算処理を行う構成とした。これにより、オーバーヘッドを抑制し、バケットを高速に処理することが可能になる。

【図面の簡単な説明】

【図1】本発明のバケット処理装置の原理図である。

【図2】スイッチング・ルータの構成を示す図である。

【図3】3段構成のバケット処理プロセッサを含むバケット処理装置の構成を示す図である。

【図4】バケット処理装置に対する内部情報の引き継ぎ動作のタイミングチャートを示す図である。

【図5】プログラムバンクを示す図である。

【図6】内部情報の選択的引き継ぎ制御の構成を示す図である。

【符号の説明】

11

12

1 バケット処理装置

* 13 バケット演算手段

10、10-1~10-k~10-n バケット処理プロセッサ

14 バケット出力手段

ロセッサ

L 通信ライン

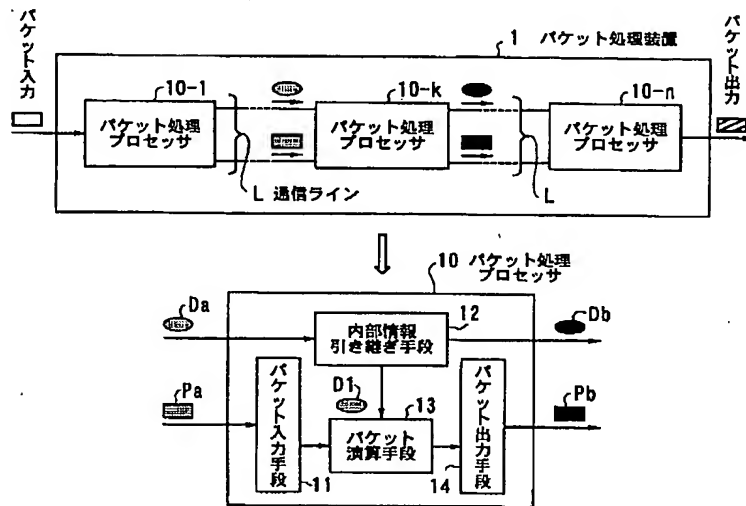
11 バケット入力手段

Da、Db 内部情報

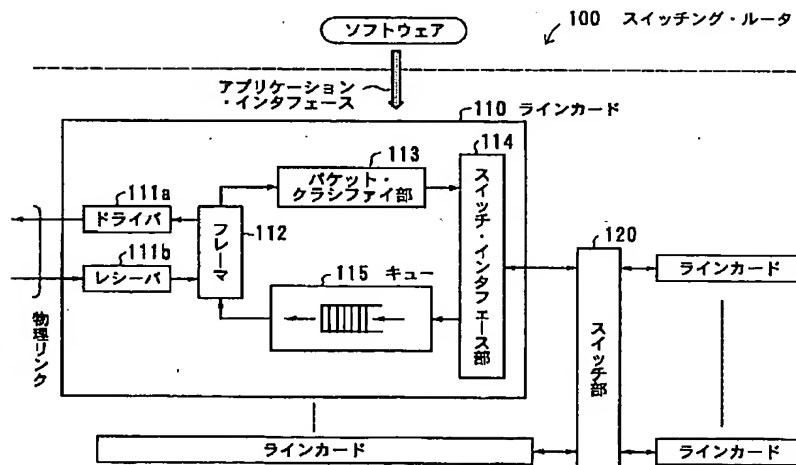
12 内部情報引き継ぎ手段

* Pa、Pb バケット

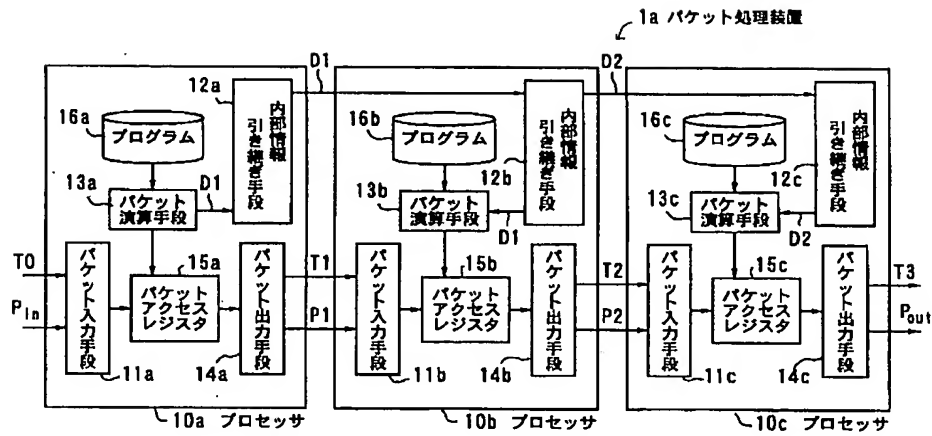
【図1】



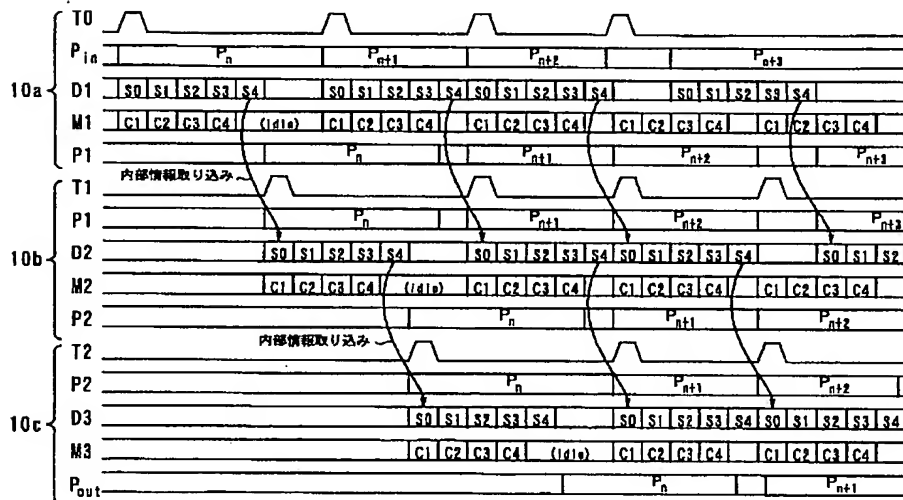
【図2】



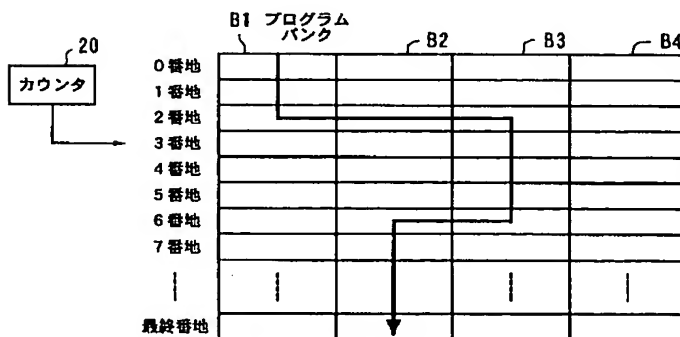
【図3】



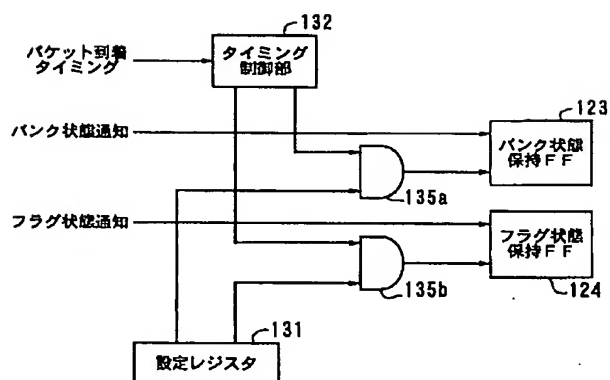
【図4】



【図5】



【図6】



【手続補正書】

【提出日】平成13年9月14日(2001.9.14)

* 【補正対象項目名】図1

4)

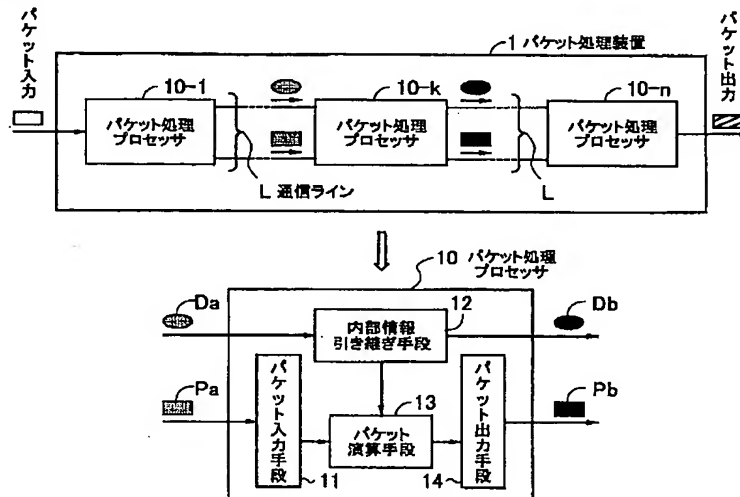
【補正方法】変更

【手続補正1】

【補正内容】

【補正対象書類名】図面

* 【図1】



【手続補正2】

【補正方法】変更

【補正対象書類名】図面

【補正内容】

【補正対象項目名】図2

【図2】

